

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-021832

(43)Date of publication of application : 24.01.1995

(51)Int.Cl.

H01B 1/16
H01G 4/12
H05K 1/09
H05K 3/46

(21)Application number : 05-165571

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 05.07.1993

(72)Inventor : SASAKI KIYOMI

(54) CONDUCTIVE PASTE AND MANUFACTURE OF MULTILAYER CERAMIC ELECTRONIC PARTS USING THE PASTE**(57)Abstract:**

PURPOSE: To provide a conductive paste for thick layers which hardly causes delamination when sintered together with a ceramic green sheet and hardly causes deterioration of electric properties due to residual carbon when used for multilayer ceramic electronic parts and provide a manufacturing method of multilayer ceramic electronic parts using the paste.

CONSTITUTION: Regarding a conductive paste which is applied to a ceramic green sheet and sintered together with the green sheet, hydrogen-added terpineol is contained in a solvent for the paste. After the conductive paste is printed on a ceramic green sheets, a plurality of the ceramic green sheets are layered and sintered.

LEGAL STATUS

[Date of request for examination] 16.05.1997

[Date of sending the examiner's decision of rejection] 06.04.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3102454

[Date of registration] 25.08.2000

[Number of appeal against examiner's decision of rejection] 11-07699

[Date of requesting appeal against examiner's decision of rejection] 06.05.1999

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-21832

(43)公開日 平成7年(1995)1月24日

(51)Int.Cl. ⁶	識別記号	府内整理番号	F I	技術表示箇所
H 01 B 1/16		A 7244-5G		
H 01 G 4/12	3 6 1			
H 05 K 1/09		D 6921-4E		
	3/46	S 6921-4E		
		H 6921-4E		

審査請求 未請求 請求項の数2 OL (全4頁)

(21)出願番号 特願平5-165571

(22)出願日 平成5年(1993)7月5日

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 佐々木 清美

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(54)【発明の名称】導電性ペーストおよびそれを用いた多層セラミック電子部品の製造方法

(57)【要約】

【目的】厚膜用の導電性ペーストにおいて、セラミックグリーンシートと同時焼成したときのデラミネーションや、多層セラミック電子部品としたときの残留炭素による電気的特性の劣化のおこりにくい厚膜用の導電性ペースト、およびそれを用いた多層セラミック電子部品の製造方法を提供する。

【構成】セラミックグリーンシート上に印刷して同時焼成する導電性ペーストにおいて、溶剤成分として水素添加テルピネオールを含有する。また、セラミックグリーンシート上に、前記導電性ペーストを印刷した後、このセラミックグリーンシートを複数枚積層し、焼成する。

【特許請求の範囲】

【請求項1】 セラミックグリーンシート上に印刷して同時焼成する導電性ペーストにおいて、溶剤成分として水素添加テルピネオールを含有することを特徴とする導電性ペースト。

【請求項2】 セラミックグリーンシート上に、溶剤成分として水素添加テルピネオールを含有する導電性ペーストを印刷し、該セラミックグリーンシートを複数枚積層し、焼成することを特徴とする多層セラミック電子部品の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、厚膜用の導電性ペーストおよびこれを導電体として用いた積層セラミックコンデンサ等の多層セラミック電子部品の製造方法に関する。

【0002】

【従来の技術】 電子機器の小型化にともない、その電子機器に使用される積層セラミックコンデンサ、多層セラミック基板等のセラミックグリーンシートと導電性ペースト層を同時焼成して得られる多層セラミック電子部品においても、薄層化、高密度化等により、小型化が進められている。

【0003】 これら多層セラミック電子部品は通常、ドクターブレード法等で得たセラミックグリーンシートに導電性ペーストをスクリーン印刷等により印刷し積層した後、この積層したセラミックグリーンシートと導電性ペースト層を同時に焼成して得られる。また、このスクリーン印刷用の導電性ペーストとしては、金属粉末等の導電性材料をエチルセルロース樹脂やアルキド樹脂等のバインダーおよび溶剤を含有する有機ビヒクルに分散させたものが用いられる。

【0004】 従来、この導電性ペーストの溶剤としては、ブチルカルビトールアセテート、テルピネオール、ケロシン等の溶剤が使用されていた（例えば、特開平2-5591）。

【0005】

【発明が解決しようとする課題】 このように、従来の厚膜用の導電性ペーストにおいては、エチルセルロース樹脂やアルキド樹脂等のバインダー成分をブチルカルビトールアセテート、テルピネオールあるいはケロシン等の溶剤に溶解した有機ビヒクル中に金属粉末等の一定量の導電性材料を分散させている。また、この厚膜用の導電性ペーストの粘度は、ペースト中のバインダー成分の量等を増減させて、スクリーン印刷に適した粘度に調整している。

【0006】 ところが、ペースト中のバインダー成分が多いと、例えば積層セラミックコンデンサの製造過程において、特に最近のように薄層化して積層枚数が多くなると、焼成時のバインダー成分の蒸発、熱分解、酸化分

解等が不十分となり、残留する炭素量が増加し、積層したセラミックグリーンシートと導電性ペースト層の間に焼成時にデラミネーションが生じやすかった。また、デラミネーションに至らないまでも、残留炭素により絶縁抵抗等のコンデンサの電気的特性が劣化する原因にもなった。

【0007】 また、バインダー成分の多い導電性ペーストは、チクソトロピー性が増すため、スクリーン印刷後の印刷面のレベリング性が悪く、印刷パターンの端部が盛り上がり、厚みを薄く均一に形成できなくなり、厚みの厚い部分で同様にデラミネーションが生じやすくなるという問題点を有していた。

【0008】 そこで、本発明の目的は、厚膜用の導電性ペーストにおいて、セラミックグリーンシートと同時焼成したときのデラミネーションや、多層セラミック電子部品としたときの残留炭素による電気的特性の劣化のおこりにくい厚膜用の導電性ペーストを提供すると共に、その厚膜用の導電性ペーストを用いた多層セラミック電子部品の製造方法を提供することにある。

【0009】

【課題を解決するための手段】 上記目的を達成するため、本発明の導電性ペーストは、セラミックグリーンシート上に印刷して同時焼成する導電性ペーストにおいて、溶剤成分として水素添加テルピネオールを含有することを特徴とする。

【0010】 また、本発明の多層セラミック電子部品の製造方法は、セラミックグリーンシート上に、溶剤成分として水素添加テルピネオールを含有する導電性ペーストを印刷し、該セラミックグリーンシートを複数枚積層し、焼成することを特徴とする。

【0011】 なお、導電性ペースト中の溶剤以外の成分は、公知の材料を使用する。即ち、導電性材料としては、同時焼成するセラミックグリーンシートの焼成温度および雰囲気に耐えるものであれば良いが、積層セラミックコンデンサ用としては、Pd, Ag, Au, Pt, Ni, Cu等の単体あるいはこれらの混合物、合金の粉末を用いることができる。また、多層セラミック基板用としてはAg, Pd, Cu等の単体あるいはこれらの混合物、合金の粉末を用いることができる。バインダーとしてはエチルセルロース樹脂、アルキド樹脂等に必要に応じて可塑剤、分散剤等を添加して、単体あるいは混合して用いることができる。

【0012】 そして、多層セラミック電子部品としては、積層セラミックコンデンサ、積層セラミックインダクタ、積層セラミックL C部品、多層セラミック基板等があり、これらは、本発明の導電性ペーストを用いて、公知の製造方法で得ることができる。すなわち、例えばドクターブレード法等で得たセラミックグリーンシートにスクリーン印刷法等により本発明の導電性ペーストを50 塗布し導電性ペースト層を形成する。次に、所望の構造

になるように必要枚数積層して圧着し積層体とする。その後、このこのセラミックグリーンシートと導電性ペースト層の積層体を同時焼成して積層セラミックを得た後、外部電極を塗布し焼き付ける等の加工をして多層セラミック電子部品を得る。

【0013】

【作用】本発明の導電性ペーストは、溶剤として水素添加テルピネオールを用いる。これにより、従来ブチルカルビトールアセテート、テルピネオールあるいはケロシン等の溶剤を用いていた場合と比較して、少ないバインダー量で均一な印刷膜厚が得られる導電性ペーストとすることができる。即ち、バインダー成分の比率の少ない印刷特性の良好な導電性ペーストを得ることができる。

【0014】

【実施例】以下、本発明の実施例を、積層セラミックコンデンサを製造する場合について説明する。まず、エチルセルロース樹脂とアルキッド樹脂からなるバインダーを、水素添加テルピネオールに1～20重量%溶解して、導電性ペースト用の有機ビヒクルを用意した。同様に、ブチルカルビトールアセテート、テルピネオールおよびケロシンの各溶剤についても、エチルセルロースとアルキッド樹脂からなる1～20重量%のバインダーを溶解して、導電性ペースト用の有機ビヒクルを用意し、比較例とした。表1に用意した有機ビヒクルそれぞれの組成を示す。次に、Pd粉末に先に用意した有機ビヒクルをそれぞれ40重量%添加し、三本ロールで混練してそれぞれPdペーストとした。

【0015】一方、BaTiO₃系セラミック原料粉末にポリビニールブチラールの有機バインダーおよびトルエンの有機溶剤を加え混練してスラリーを得た。続いて、このスラリーをドクターブレード法によりシート状に成形して、厚さ30μmのセラミックグリーンシートを作製した。

【0016】その後、グリーンシートの一面に先に準備した各Pdペーストをスクリーン印刷法にて印刷し、乾燥させ導電性ペースト層を形成した。ここで、この導電性ペースト層の厚み形状を、接触式表面あらさ計で測定して確認した。次に、導電性ペースト層を有する所定枚数のセラミックグリーンシートを容量電極を形成するよう積み重ねた後、導電性ペースト層を有しないセラミックグリーンシートに挟んで圧着して、積層体とした。その後、この積層体のセラミックグリーンシートおよび導電性ペースト中のバインダー成分を熱処理して除去した後、さらに昇温して積層誘電体セラミックの焼結体を得た。そして最後に、この積層誘電体セラミックの内部の容量電極が露出している焼結体の端面にAgペーストを塗布し、焼き付けて外部電極を形成して、積層セラミックコンデンサを完成させた。

【0017】次に、これらの積層セラミックコンデンサ

を内部の容量電極に垂直な面で切断・研磨して、内部の容量電極とセラミック誘電体層との間のデラミネーションの有無を実体顕微鏡で確認した。

【0018】表1に有機ビヒクルの組成とともに、その結果を示す。表1において、導電性ペースト層の形状の欄の○印は、導電性ペーストのレベリング性が良く、印刷された導電性ペースト層の厚み形状が印刷パターン内の一縁端部から他の縁端部まで直線状をしており、ほぼ均一な膜厚であったものを示す。×印は、導電性ペーストの粘度が高くチクソトロピー性が増して印刷面のレベリング性が悪いため、導電性ペースト層の厚み形状が印刷パターン内の縁端部で盛り上がり、不均一な膜厚であったものを示す。△印は、導電性ペーストの粘度が低く、滲んでスクリーン印刷できなかったものを示す。また、デラミネーションの欄の数字は【デラミネーションが認められた試料数/総供試数】を示し、△印は、電極形状の欄の△印と同一である。

【0019】表1より明らかな通り、本発明の水素添加テルピネオールを有機ビヒクルの溶剤として用いた導電性ペーストは、従来のブチルカルビトールアセテート、テルピネオールあるいはケロシンの溶剤を用いていた場合と比較して、少ないバインダー量で均一な印刷厚み形状が得られている。即ち均一な印刷厚み形状を得るためにには、従来のブチルカルビトールアセテート、テルピネオールあるいはケロシンを溶剤とした場合には、5～10%のバインダーを添加する必要があったのに対し、水素添加テルピネオールの場合には、1～5%のバインダー量で十分である。このため、得られた積層誘電体セラミックのデラミネーションの発生率が、(10～20)/20から(0～2)/20へと大幅に減少している。

【0020】なお、以上実施例において、積層セラミックコンデンサを製造する場合について説明したが、他の積層セラミックインダクタ、積層セラミックLC部品、多層セラミック基板等の同様の積層構造を取る多層セラミック電子部品を製造する場合にも、同様の効果が得られることは言うまでもない。

【0021】

【発明の効果】以上の説明で明らかなように、本発明の導電性ペーストは、従来より少ないバインダー量で均一な印刷膜厚が得られる。従って、積層セラミックコンデンサ等のセラミックグリーンシートと導電性ペースト層を同時焼成して得られる多層セラミック電子部品のデラミネーションを防止することができる。

【0022】また、導電性ペースト中のバインダー量が少ない分、同時焼成して得られる多層セラミック電子部品に残留する炭素量が少なくなり、電気的特性の劣化を防止することができる。

【0023】

【表1】

試料番号	有機ビヒクル		確認結果	
	溶剤	バインダー (重量%)	導電性ペースト 層の形状	デラミネーション
本発明例	水素添加 テルピネオール	1	○	0/20
		2.5	○	0/20
		5	○	2/20
		10	×	10/20
		20	×	10/20
従来例	ブチルカルビトール アセテート	1	△	△
		2.5	△	△
		5	△	△
		10	○	20/20
		20	×	20/20
従来例	テルピネオール	1	△	△
		2.5	△	△
		5	○	10/20
		10	○	20/20
		20	×	20/20
従来例	ケロシン	1	△	△
		2.5	△	△
		5	△	△
		10	○	20/20
		20	×	20/20